

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-061556

(43)Date of publication of application : 12.03.1993

(51)Int.Cl.

G05F 1/56

(21)Application number : 03-219766

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 30.08.1991

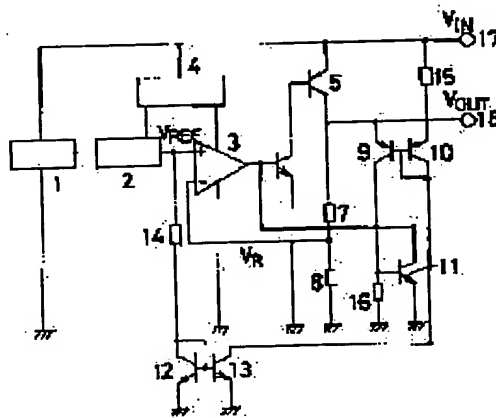
(72)Inventor : MOTOMORI MIKIO
KAKIZAKI YUJI
TSUMIKI TADASHI

(54) STABILIZED POWER SOURCE CIRCUIT

(57)Abstract:

PURPOSE: To provide a stabilized power source circuit which suppresses the rush current that is caused by the saturation state of a control transistor and then reduces the loss.

CONSTITUTION: A start circuit 1 is provided together with a reference voltage source 2, an error amplifier 3, a constant current source 4, a control transistor TR 5, the resistances 7 and 8 serving as a pre-drive TR and a feedback circuit respectively, a resistance 14 serving as a current generator, and the TR 12 and 13. The collector of the TR 13 is connected to the base and the collector of a TR 10 and also to the base of a TR 9 via a resistance 15. The emitter of the TR 10 is connected to the emitter of the TR 5, and the collector of the TR 9 is grounded via a resistance 16 and also connected to the base of a TR 11. Furthermore the emitter of the TR 11 is grounded and the collector of the TR 11 is connected to the base of a TR 6 respectively.



LEGAL STATUS

[Date of request for examination] 03.10.1996

[Date of sending the examiner's decision of rejection] 14.12.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-61556

(43)公開日 平成5年(1993)3月12日

(51)Int.Cl.⁵

G 0 5 F 1/56

識別記号

3 2 0 F

庁内整理番号

4237-5H

F I

技術表示箇所

審査請求 未請求 請求項の数 1 (全 5 頁)

(21)出願番号 特願平3-219766

(22)出願日 平成3年(1991)8月30日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 元森 幹夫

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 柿崎 裕司

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 積木 正

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

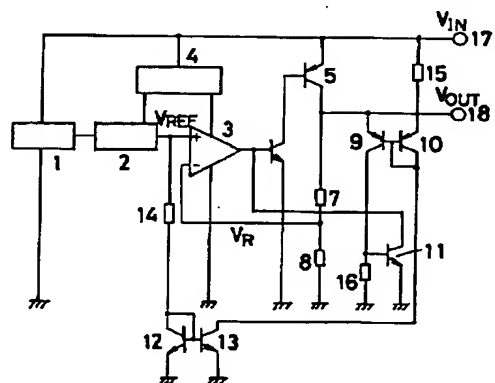
(74)代理人 弁理士 宮井 暎夫

(54)【発明の名称】 安定化電源回路

(57)【要約】

【目的】 制御用トランジスタが過飽和状態になることによって生じる突入電流を抑え、低損失な安定化電源回路を提供する。

【構成】 起動回路1, 基準電圧源2, 誤差増幅器3, 定電流源4, 制御用トランジスタ5, プリドライブトランジスタ6および帰還回路となる抵抗7, 8を備え、さらに、電流発生手段として抵抗14およびトランジスタ12, 13を設け、トランジスタ13のコレクタをトランジスタ10のベース、コレクタおよびトランジスタ9のベースに接続し、トランジスタ10のエミッタを抵抗15を介して制御用トランジスタ5のエミッタに接続し、トランジスタ9のエミッタを制御用トランジスタ5のコレクタに接続し、トランジスタ9のコレクタを抵抗16を介して接地するとともにトランジスタ11のベースに接続し、トランジスタ11のエミッタを接地しコレクタをプリドライブトランジスタ6のベースに接続している。



- 2 基準電圧源
- 3 誤差増幅器
- 5 制御用トランジスタ
- 6 プリドライブトランジスタ
- 7, 8 抵抗 (帰還回路)
- 9 トランジスタ (第2のトランジスタ)
- 10 トランジスタ (第1のトランジスタ)
- 11 トランジスタ (第3のトランジスタ)
- 12, 13 トランジスタ (電流発生手段)
- 14 抵抗 (電流発生手段)
- 15 抵抗 (第1の抵抗)
- 16 抵抗 (第2の抵抗)
- 17 入力端子
- 18 出力端子

【特許請求の範囲】

【請求項1】 基準電圧を発生する基準電圧源と、入力端子と出力端子の間に接続され出力電圧を制御する制御用トランジスタと、前記出力端子に接続され帰還電圧を出力する帰還回路と、前記基準電圧と前記帰還電圧の誤差を増幅する誤差増幅器と、ベースに前記誤差増幅器の出力が接続されコレクタに前記制御用トランジスタのベースが接続されエミッタが接地され前記制御用トランジスタを駆動するプリドライブトランジスタとを備えた安定化電源回路であって、

前記基準電圧源を基にして定電流を発生する電流発生手段を設け、この電流発生手段の出力端を第1のトランジスタのベース、コレクタおよび第2のトランジスタのベースに接続し、前記第1のトランジスタのエミッタを第1の抵抗を介して前記制御用トランジスタのエミッタに接続し、前記第2のトランジスタのエミッタを前記制御用トランジスタのコレクタに接続し、前記第2のトランジスタのコレクタを第2の抵抗を介して接地するとともに第3のトランジスタのベースに接続し、前記第3のトランジスタのエミッタを接地しコレクタを前記プリドライブトランジスタのベースに接続したことを特徴とする安定化電源回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、安定化電源回路に関するものである。

【0002】

【従来の技術】 近年、電子機器の安定化電源として電源用ICが広く用いられており、特にバッテリー駆動のポータブル機器等において、低損失化のため、入出力電圧差の少ない低ドロップレギュレータが利用されるようになってきた。以下に従来の低ドロップレギュレータについて説明する。図3は従来の低ドロップレギュレータの基本構成図であり、1は起動電流を発生させる起動回路、2はIC内部に基準電圧 V_{REF} を発生させる基準電圧源、3は帰還回路を構成する抵抗7、8により検出される帰還電圧 V_R と基準電圧 V_{REF} とを比較して出力電圧 V_{OUT} を制御するための誤差増幅器、4は定電流源、5は入力端子17と出力端子18の間に接続され出力電圧 V_{OUT} を制御する制御用トランジスタ、6は制御用トランジスタ5を駆動するプリドライブトランジスタである。

【0003】 以上のように構成された低ドロップレギュレータについて、以下説明する。この低ドロップレギュレータは、出力段に制御用トランジスタ5としてPNP型を用いており、出力電圧 V_{OUT} が安定化される入力電圧 V_{IN} は、数1で示すように、出力電圧 V_{OUT} に制御用トランジスタ5のコレクタ-エミッタ間の飽和電圧 $V_{CE(sat)}$ を加えた電圧以上であり、レギュレータはその電圧範囲にて正常動作している。

【0004】

【数1】 $V_{IN} > V_{OUT} + V_{CE(sat)}$

また、低ドロップレギュレータの損失 P_c は数2により示される。

【0005】

【数2】 $P_c = (V_{IN} - V_{OUT}) \times I_{OUT}$

ここで、入出力電圧差 $(V_{IN} - V_{OUT})$ としては、制御用トランジスタ5のコレクタ-エミッタ間の飽和電圧 $V_{CE(sat)}$ 以上であればよい。ため、低ドロップレギュレータの損失 P_c は小さくなる。このように、低ドロップレギュレータは最小入出力電圧差が飽和電圧 $V_{CE(sat)}$ なので、低損失で電子機器を動作させることができる。

【0006】

【発明が解決しようとする課題】 しかしながら上記従来の構成では、入力電圧 V_{IN} が数1で示される電圧以下になる場合、抵抗7と抵抗8の間で検出され誤差増幅器3へ入力される帰還電圧 V_R が、基準電圧源2から入力される基準電圧 V_{REF} より低くなるために、誤差増幅器3の出力に接続されるプリドライブトランジスタ6に更にベース電流が流れ込み、出力段制御用トランジスタ5のベース電流を引き込み、出力電圧 V_{OUT} を上昇させるといふ負の帰還ループにより、制御用トランジスタ5は過飽和状態となり、直流増幅率 h_{FE} が著しく低下し、制御用トランジスタ5のベース電流 I_{B5} が急激に増加し、突入電流として大電流が流れてしまう。したがって、この突入電流による内部損失 P_B が、数3に示されるように生じる。

【0007】

【数3】 $P_B = V_{IN} \times I_{B5} = V_{IN} \times I_{OUT} / h_{FE}$
(但し、 I_{OUT} は出力電流である。)

このように、入力電圧 V_{IN} が、数1で示される電圧以下すなわちレギュレータが正常に動作するために必要な電圧以下になった場合に、ICの内部損失が増加するという問題点を有していた。

【0008】 この発明は上記従来の問題点を解決するもので、安定化される出力電圧が得られるまでの入力電圧範囲において、制御用トランジスタが過飽和状態になることによって生じる突入電流を抑え、低損失な安定化電源回路を提供することを目的とする。

【0009】

【課題を解決するための手段】 この目的を達成するためにこの発明の安定化電源回路は、基準電圧源を基にして定電流を発生する電流発生手段を設け、この電流発生手段の出力端を第1のトランジスタのベース、コレクタおよび第2のトランジスタのベースに接続し、第1のトランジスタのエミッタを第1の抵抗を介して制御用トランジスタのエミッタに接続し、第2のトランジスタのエミッタを制御用トランジスタのコレクタに接続し、第2のトランジスタのコレクタを第2の抵抗を介して接地するとともに第3のトランジスタのベースに接続し、第3の

トランジスタのエミッタを接地しコレクタをブリドライブトランジスタのベースに接続したことを特徴とする。

【0010】

【作用】この発明の構成によって、制御用トランジスタの過飽和状態を検出し、過飽和を緩和させることができ、安定化された出力電圧が得られるまでの入力電圧範囲での突入電流を回路安定状態と同程度にまで抑えることができ、低消費電力化が図られる。

【0011】

【実施例】以下この発明の一実施例について、図面を参照しながら説明する。図1はこの発明の一実施例の安定化電源回路の構成図である。この安定化電源回路は突入電流保護回路を含む低ドロップレギュレータであり、図1において、基本構成は図3と同様であり、トランジスタ9～13および抵抗14～16で構成されているのが、突入電流を抑えるための保護回路である。

【0012】すなわち、この安定化電源回路は、基本構成として、起動電流を発生する起動回路1と、基準電圧 V_{REF} を発生する基準電圧源2と、基準電圧 V_{REF} と帰還電圧 V_R の誤差分を増幅する誤差増幅器3と、定電流源4と、入力端子17と出力端子18の間に接続され出力電圧 V_{OUT} を制御する制御用トランジスタ5と、ベースに誤差増幅器3の出力が接続されコレクタに制御用トランジスタ5のベースが接続されエミッタが接地され制御用トランジスタ5を駆動するブリドライブトランジスタ6と、出力端子18に接続され帰還電圧 V_R を出力する帰還回路を構成する抵抗7、8とを備えている。

【0013】そしてさらに保護回路として、基準電圧源2を基にして定電流を発生する電流発生手段として抵抗14およびトランジスタ12、13を設け、トランジスタ13のコレクタ（電流発生手段の出力端）をトランジスタ（第1のトランジスタ）10のベース、コレクタおよびトランジスタ（第2のトランジスタ）9のベースに接続し、トランジスタ10のエミッタを抵抗（第1の抵抗）15を介して制御用トランジスタ5のエミッタに接続し、トランジスタ9のエミッタを制御用トランジスタ5のコレクタに接続し、トランジスタ9のコレクタを抵抗（第2の抵抗）16を介して接地するとともにトランジスタ（第3のトランジスタ）11のベースに接続し、トランジスタ11のエミッタを接地しコレクタをブリドライブトランジスタ6のベースに接続している。

【0014】以上のように構成されたこの実施例の安定化電源回路について、図1および図2を用いて以下その動作を説明する。図2は、入力電圧 V_{IN} に対する出力電圧 V_{OUT} およびバイアス電流の特性を示し、Aは出力電

$$I(9) = I(10) \times \exp \left\{ \left(\frac{q}{kt} \right) \times (V(15) - V_{CE(sat)}) \right\}$$

（但し、 q は電子濃度、 k はボルツマン定数、 t は温度である。）そして抵抗16によりトランジスタ11が導通し、ブリドライブトランジスタ6のベース電流を引き抜くよう動作し、制御用トランジスタ5のベース電流、

圧 V_{OUT} 、Bはこの実施例におけるバイアス電流、Cは保護回路の無い場合のバイアス電流である。まず図1において、入力電圧 V_{IN} が図2の電圧 V_a に至るまでに、基準電圧源2は起動回路1を介して定電流源4より電流が供給され安定化した基準電圧 V_{REF} が出力される。そして、抵抗14およびトランジスタ12、13により構成される電流発生手段によって定電流が発生し、カレントミラー回路を構成しているトランジスタ10が導通し、抵抗15の両端に一定した電圧が得られる。しかしトランジスタ9は出力電圧 V_{OUT} が0であるため遮断状態である。

【0015】次に、入力電圧 V_{IN} が図2の電圧 V_a に至ったとき、誤差増幅器3が定電流源4より基準電圧 V_{REF} を基にした定電流が供給され動作を開始し、誤差増幅器3の出力端に接続されるブリドライブトランジスタ6のベースに電流が流れ込み、さらに制御用トランジスタ5のベース電流を引き込み、出力電圧 V_{OUT} が出力される。しかしながら、誤差増幅器3、トランジスタ5、6および抵抗7、8によって負の帰還ループが形成されており、抵抗7と抵抗8の間で検出され誤差増幅器3へ入力される帰還電圧 V_R が基準電圧 V_{REF} より小さいため、誤差増幅器3で増幅され、ブリドライブトランジスタ6がさらに制御用トランジスタ5のベース電流を引き込んで制御用トランジスタ5は飽和状態となり、出力電圧 V_{OUT} は数4で示される電圧 V_{01} が出力される。

【0016】

【数4】 $V_{01} = V_a + V_{CE(sat)}$

さらに、制御用トランジスタ5が過飽和状態になり、数5に示すように出力電圧 V_{OUT} が入力電圧 V_{IN} から抵抗15により生じる一定電圧降下した電圧よりも大きくなったとき、すなわち数6に示すように、制御用トランジスタ5のコレクタ－エミッタ間電圧 $V_{CE(sat)}$ が抵抗15による電圧降下 $V(15)$ より小さくなったとき、トランジスタ9、10で構成されるカレントミラー回路においてトランジスタ9のベース－エミッタ間電圧がトランジスタ10のベース－エミッタ間電圧より大きくなり、トランジスタ9が瞬時に導通し、トランジスタ10に流れる定電流を $I(10)$ とすると、トランジスタ9には数7で表されるエミッタ電流 $I(9)$ が流れる。

【0017】

【数5】 $V_a - V_{CE(sat)} > V_a - V(15)$

【0018】

【数6】 $V_{CE(sat)} < V(15)$

【0019】

【数7】

即ち突入電流が減少して、制御用トランジスタ5の過飽和状態が緩和され、トランジスタ9に流れる電流が減少するという負の帰還ループを形成して突入電流を抑えている。この状態は入力電圧 V_{IN} が図2の電圧 V_b に至る

まで維持される。

【0020】次に、入力電圧 V_{IN} が電圧 V_b に至ると、抵抗7と抵抗8の間で検出され誤差増幅器3へ入力される帰還電圧 V_R が基準電圧 V_{REF} に達し、差動電圧 V_{de}

$$V_{def} = \{ R(8) / (R(7) + R(8)) \} \times V_{OUT} - V_{REF} = 0V$$

したがって、誤差増幅器3の出力端に接続されるプリドライブトランジスタ6のベース電流が減少し、制御用トランジスタ6のベース電流も減少されるとともに、制御用トランジスタ5は飽和状態から解放され、コレクターエミッタ間電圧 V_{CE} が抵抗15による電圧降下分より大きくなるため、トランジスタ9は遮断される。

【0022】そして入力電圧 V_{IN} が図2の電圧 V_b 以上になると、トランジスタ5、6および抵抗7、8により構成される負の帰還ループにより、安定化した出力電圧 V_{OUT} として電圧 V_{00} (図2)が得られ、全ての回路が安定動作状態にはいる。この様にして、入力電圧 V_{IN} が図2の電圧 V_a から誤差増幅器3の差動電圧が0Vになる電圧 V_b に至るまでの間の制御用トランジスタ5の過飽和状態により生じる突入電流を、図2の保護回路の無い場合のCの曲線からこの実施例によるBの曲線に抑えることができる。

【0023】なお、この実施例では、制御用トランジスタ5の過飽和状態を検出する抵抗15の両端の一定電圧を大きくするか、あるいは抵抗16を大きくすれば、トランジスタ9が導通することにより生じる負帰還が強くなるので、より突入電流は抑えられる。以上のようにこの実施例によれば、制御用トランジスタ5の過飽和状態を検出し過飽和を緩和させることにより、安定化された出力電圧 V_{OUT} が得られるまでの入力電圧 V_{IN} に対して流れる突入電流が抑えられ、低消費電力化を実現できる。特に、この実施例の突入電流保護回路を有する低ドロップレギュレータをバッテリーを入力源とするレギュレータ装置に応用した場合、バッテリー電圧が下降して安定化した出力電圧が得られない入力電圧になった際に流れる突入電流による内部損失が抑えられ、バッテリーの消耗を防ぎ、長寿命にすることができる。

【0024】なお、この発明はレギュレータ用ICのみならず、他のバイポーラIC回路においても適用できることは言うまでもない。

f が数8に示すように0Vになる。

【0021】

【数8】

【0025】

【発明の効果】以上のようにこの発明は、制御用トランジスタの過飽和状態を検出し、過飽和を緩和させる機能を設けることにより、安定化された出力電圧が得られるまでの入力電圧範囲での突入電流を回路安定状態と同程度にまで抑えることができ、低消費電力化が図られる。特に、この発明の安定化電源回路をバッテリーを入力源とするレギュレータ装置に応用した場合、バッテリー電圧が下降して安定化した出力電圧が得られない入力電圧になった際に流れる突入電流による内部損失が抑えられ、バッテリーの消耗を防ぎ、長寿命化を実現できるものである。

【図面の簡単な説明】

【図1】この発明の一実施例の安定化電源回路の構成図である。

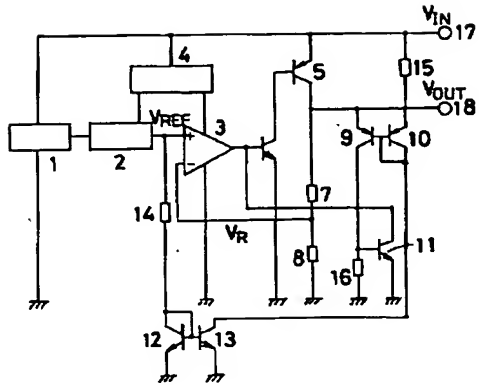
【図2】入力電圧に対する出力電圧およびバイアス電流の特性を示す図である。

【図3】従来の低ドロップレギュレータの構成図である。

【符号の説明】

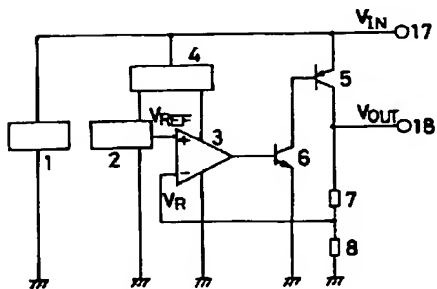
- 2 基準電圧源
- 3 誤差増幅器
- 5 制御用トランジスタ
- 6 プリドライブトランジスタ
- 7, 8 抵抗(帰還回路)
- 9 トランジスタ(第2のトランジスタ)
- 10 トランジスタ(第1のトランジスタ)
- 11 トランジスタ(第3のトランジスタ)
- 12, 13 トランジスタ(電流発生手段)
- 14 抵抗(電流発生手段)
- 15 抵抗(第1の抵抗)
- 16 抵抗(第2の抵抗)
- 17 入力端子
- 18 出力端子

【図1】



- 2 基準電圧源
- 3 誤差増幅器
- 5 制御用トランジスタ
- 6 プリドライブトランジスタ
- 7 抵抗 (帰還回路)
- 8 トランジスタ (第2のトランジスタ)
- 9 トランジスタ (第1のトランジスタ)
- 10 トランジスタ (第3のトランジスタ)
- 11 トランジスタ (電流発生手段)
- 12 抵抗 (電流発生手段)
- 13 抵抗 (第1の抵抗)
- 14 抵抗 (第2の抵抗)
- 15 入力端子
- 16 出力端子

【図3】



【図2】

